

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Gang WANG, et al.**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **September 22, 2003**

For: **SEMICONDUCTOR LIGHT-RECEIVING DEVICE**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: September 22, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-274305, filed September 20, 2002

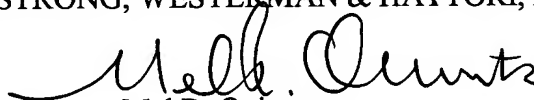
In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP



Mel R. Quintos
Attorney for Applicants
Reg. No. 31,898

MRQ/jaz
Atty. Docket No. **031188**
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: September 20, 2002

Application Number: Japanese Patent Application
No. 2002-274305
[JP2002-274305]

Applicant(s): FUJITSU QUANTUM DEVICES LIMITED

June 13, 2003

Commissioner,
Japan Patent Office

Shinichiro Ohta (Seal)

Certificate No. 2003-3045309

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月20日

出 願 番 号

Application Number:

特願2002-274305

[ST.10/C]:

[JP 2002-274305]

出 願 人

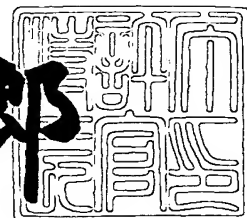
Applicant(s):

富士通カンタムデバイス株式会社

2003年 6月13日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3045309

【書類名】 特許願

【整理番号】 0200120

【提出日】 平成14年 9月20日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 31/10

【発明の名称】 半導体受光装置

【請求項の数】 22

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地 富士
通カンタムデバイス株式会社内

【氏名】 王 鋼

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地 富士
通カンタムデバイス株式会社内

【氏名】 米田 昌博

【特許出願人】

【識別番号】 000154325

【氏名又は名称】 富士通カンタムデバイス株式会社

【代理人】

【識別番号】 100087480

【弁理士】

【氏名又は名称】 片山 修平

【電話番号】 043-351-2361

【手数料の表示】

【予納台帳番号】 153948

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0203504

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体受光装置

【特許請求の範囲】

【請求項 1】 第一導電性の半導体基板と、

前記半導体基板上に形成され、前記半導体基板よりも不純物濃度が低い第一導電性のバッファ層と、

前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、

前記光吸収層上に形成される第二導電性の半導体層と、

前記バッファ層と前記光吸収層との中間に配され、前記バッファ層の禁制帯幅と前記光吸収層の禁制帯幅との間の禁制帯幅を有する半導体中間層とを有する半導体受光装置。

【請求項 2】 半絶縁性の基板と、

前記基板上に形成される第一導電性の半導体層と、

前記基板上に形成され、前記 N 型の半導体層よりも不純物濃度が低い第一導電性のバッファ層と、

前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、

前記光吸収層上に形成される第二導電性の半導体層と、

前記バッファ層と前記光吸収層との中間に配され、前記バッファ層の禁制帯幅と前記光吸収層の禁制帯幅との間の禁制帯幅を有する半導体中間層とを有する半導体受光装置。

【請求項 3】 前記バッファ層の不純物濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ より低い、請求項 1 または 2 に記載の半導体受光装置。

【請求項 4】 前記半導体中間層は、複数の半導体層を含み、各半導体層の禁制帯幅が段階的に変化する、請求項 1 または 2 に記載の半導体受光装置。

【請求項 5】 前記半導体中間層は、複数の半導体層を含み、各半導体層の禁制帯幅が周期的に変化する、請求項 1 または 2 に記載の半導体受光装置。

【請求項 6】 前記半導体受光装置は、前記光吸収層と前記第二導電性の半

導体層との間に禁制帯幅を段階的に変化させる組成傾斜の半導体中間層を含む、請求項 1 ないし 5 いずれかに記載の半導体受光装置。

【請求項 7】 前記半導体中間層は、前記光吸収層よりも低い屈折率を有する、請求項 1 ないし 6 いずれかに記載の半導体受光装置。

【請求項 8】 前記半導体受光装置は、前記半導体基板の裏面側に電極層を含み、該電極層に所定の電位が印加される、請求項 1 に記載の半導体受光装置。

【請求項 9】 前記半導体受光装置は、前記第一導電性の半導体層に電氣的に接続され第 1 の電位を印加する第 1 の電極部と、前記第二導電性の半導体層に電氣的に接続され第 2 の電位を印加する第 2 の電極部とを含む請求項 2 に記載の半導体受光装置。

【請求項 10】 前記光吸収層は InGaAs 層であり、前記バッファ層は $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 層 ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) である、請求項 1 ないし 9 いずれかに記載の半導体受光装置。

【請求項 11】 第一導電性の半導体基板と、
前記半導体基板上に形成され、前記半導体基板の不純物濃度よりも低い不純物濃度を有する第一導電性のバッファ層と、

前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、

前記光吸収層上に形成される第二導電性の半導体層と、

前記バッファ層と前記光吸収層との間に配され、前記バッファ層より不純物濃度が高い第一導電性の高濃度半導体中間層とを有する半導体受光装置。

【請求項 12】 半絶縁性の基板と、
該基板上に形成される第一導電性の半導体層と、
該半導体層上に形成され、第一導電性のバッファ層と、
前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、

前記光吸収層上に形成される第二導電性の半導体層と、

前記バッファ層と前記光吸収層との間に配され、前記バッファ層より不純物濃度が高い第一導電性の高濃度半導体中間層とを有する半導体受光装置。

【請求項 1 3】 前記バッファ層の不純物濃度は $1 \times 10^{17} \text{ cm}^{-3}$ より低い、請求項 1 1 または 1 2 に記載の半導体受光装置。

【請求項 1 4】 前記高濃度半導体中間層は、不純物濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 、その膜厚が 1 0 0 nm 以下である、請求項 1 1 または 1 2 に記載の半導体受光装置。

【請求項 1 5】 前記半導体受光装置は、前記半導体基板と前記バッファ層との間に N 型の高不純物濃度のコンタクト層を含み、前記コンタクト層には所定の電位が供給される、請求項 1 1 または 1 2 に記載の半導体受光装置。

【請求項 1 6】 少なくとも前記光吸収層及び前記 P 型の半導体層がメサ構造を有し、前記メサ構造によって露出された前記光吸収層の側面から光が入射される、請求項 1、2、1 1 または 1 2 いずれかに記載の半導体受光装置。

【請求項 1 7】 前記半導体受光装置は、前記光吸収層へ光を導くための半導体光導波路を基板若しくは半導体基板上に含む、請求項 1 6 に記載の半導体受光装置。

【請求項 1 8】 前記半導体受光装置は、PIN 型のフォトダイオードを含む、請求項 1 ないし 1 7 いずれかに記載の半導体受光装置。

【請求項 1 9】 前記半導体受光装置は、アバランシェフォトダイオードを含む、請求項 1 ないし 1 7 いずれかに記載の半導体受光装置。

【請求項 2 0】 前記半導体受光装置は、前記第二導電性の半導体層上に受光面を有する、請求項 1 ないし 1 5 いずれかに記載の半導体受光装置。

【請求項 2 1】 前記半導体受光装置は、前記基板若しくは半導体基板の裏面側に受光面を有する、請求項 1 ないし 1 5 いずれかに記載の半導体受光装置。

【請求項 2 2】 前記第 1 導電性は、n 型である請求項 1 ないし 2 1 いずれかに記載の半導体受光装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体受光装置に関し、特に高速動作が可能で大容量光ファイバの通信システムに使用可能な PIN 型フォトダイオードに関する。

【 0 0 0 2 】

【従来の技術】

近年、光通信システムの大容量化に伴い、40bps以上の伝送システムが開発されている。このような大容量伝送システムで使用する半導体受光素子は、40GHz以上の高速動作をされることが必要とされているため、従来のものよりも高性能かつ高信頼性を有していなければならない。

【 0 0 0 3 】

この種の半導体受光装置として、例えば特許文献1にはテーパ光導波路構造を集積したPIN型フォトダイオードが開示されている。図8は、特許文献1に開示されたテーパ光導波路構造を集積したPIN型フォトダイオードの構成例を示す斜視図であり、図中のA部は、フォトダイオードの受光部の拡大断面図である。同図に示すように、フォトダイオード100は、半絶縁性のInP基板101上にテーパ光導波路構造102を受光素子103の側部に結合させている。テーパ光導波路構造102は、光ファイバからの光をスポットサイズに変換し、これを受光素子103の光吸収層104の側面から入射させている。

【 0 0 0 4 】

p側の電極パッド105は、基板101上に絶縁膜を介して所定形状に形成され、他方、n側の電極パッド106もp側電極パッド105と同一平面に形成されている。このため、フォトダイオード100は、コプレーナストリップライン構造の基板と直接接続することが可能となっている。受光素子103の頂部にはP電極107が形成され、P電極107はエアーブリッジ107aによってp側電極パッド105と接続される。

【 0 0 0 5 】

n電極108は、受光素子103をメサ構造にエッチング形成することにより露出したn型の半導体層109の表面に形成される。n電極108は、半導体層109上を延在するn側電極パッド106と接続される。n側電極パッド106は比較的大きな面積を有している。これは、後述するバイパスコンデンサとの接続領域を確保し、高周波動作時にn電極108を確実に接地電位にするためである。

【 0 0 0 6 】

このようなPIN型フォトダイオードの一構成例を図9に示す。同図において、InP半導体基板111上に、 N^+ のInPコンタクト層112、 N^- のInPバッファ層113、ノンドープのInGaAs光吸収層114、 P^- のInGaAsP組成傾斜層115、116、 P^+ のInP層117、及び P^+ のInGaAsPコンタクト層118が順次積層される。これらの半導体層は、エッチングされメサ構造に加工される。

【 0 0 0 7 】

N側のコンタクト層112には、例えばAu/Geの二層金属によりN側電極119がオーミック接続され、P側のコンタクト層118には、例えばAu/Zn二層金属によりP側電極120がオーミック接続される。

【 0 0 0 8 】

動作時には、N側電極119に正電位が供給され、P側電極120には接地電位が供給され、P型半導体層117とN型バッファ層113間に逆バイアスが印加される。そして、光吸収層114に光が入射されると、そこにキャリアが発生し、電子がN側電極119に、正孔がP側電極120によって取り出される。

【 0 0 0 9 】

このような受光素子の応答速度は、基本的にCR時定数と空乏層内のキャリア（主として正孔）の走行時間によって規定される。P型半導体層117と光吸収層114界面におけるヘテロ障壁による正孔のトラップを抑制するため、組成傾斜の半導体中間層（グレーデッド層）115、116が介在される。他方、正孔の走行時間を増加させずに受光部のPN接合容量を減少させるために、光吸収層114の下にバッファ層113を介在させている。バッファ層113の不純物濃度を $1 \times 10^{16} \text{ cm}^{-3}$ と小さくすることでバッファ層113に形成される空乏領域の厚さを増加させ、これによって静電容量Cを小さく、応答速度を速くしている。

【 0 0 1 0 】

【特許文献1】

特開2001-127333号公報

【 0 0 1 1 】

【発明が解決しようとする課題】

しかしながら、従来の P I N 型フォトダイオードの構造では、静電容量を低減させるためにバッファ層 1 1 3 を用いているが、このバッファ層 1 1 3 による光吸収層 1 1 4 界面でのヘテロ障壁による電子トラップの影響を全く考慮していなかった。実際に、バッファ層 1 1 3 の不純物濃度が $1 \times 10^{17} \text{ cm}^{-3}$ より低くなると、バッファ層 1 3 と光吸収層 1 1 4 と間のバンド不連続により電子の走行が妨げられてしまう。特に、4 0 G H z 以上の高速動作時および高光入射時には、正孔のみならず、電子のバンド不連続によるトラップ時間を無視することはできなくなり、周波数応答特性が劣化するという問題があった。

【 0 0 1 2 】

そこで本発明は、上記従来の課題を解決し、高速動作が可能な半導体受光装置を提供することを目的とする。

【 0 0 1 3 】

さらに本発明は、4 0 G H z 以上の高速動作時および高光入射時の周波数応答特性を改善する半導体受光装置を提供することを目的とする。

【 0 0 1 4 】

【課題を解決するための手段】

上記課題を解決するために請求項 1 に係る半導体受光装置は、第一導電性の半導体基板と、前記半導体基板上に形成され、前記半導体基板よりも不純物濃度が低い第一導電性のバッファ層と、前記半導体基板上に形成され、入射された光に応じてキャリアを発生する光吸収層と、前記光吸収層上に形成される第二導電性の半導体層と、前記バッファ層と前記光吸収層との中間に配され、前記バッファ層の禁制帯幅と前記光吸収層の禁制帯幅との間の禁制帯幅を有する半導体中間層とを有する。

【 0 0 1 5 】

請求項 2 に係る半導体受光装置は、半絶縁性の基板と、前記基板上に形成される第一導電性の半導体層と、前記基板上に形成され、前記第一導電性の半導体層よりも不純物濃度が低い第一導電性のバッファ層と、前記基板上に形成され、入

射された光に応じてキャリアを発生する光吸収層と、前記光吸収層上に形成される第二導電性の半導体層と、前記バッファ層と前記光吸収層との間に配され、前記バッファ層の禁制帯幅と前記光吸収層の禁制帯幅との中間の禁制帯幅を有するN型の半導体中間層とを有する。

【 0 0 1 6 】

請求項1または2の半導体受光装置によれば、バッファ層と光吸収層との間に半導体中間層を設け、この半導体中間層の禁制帯幅（バンドギャップ）をそれらバッファ層と光吸収層の禁制帯幅の中間のものとするることにより、バッファ層と光吸収層との間のバンド不連続を緩和し、光吸収層によって発生された電子がバンド間の障壁によってトラップされるのを抑制でき、電極からの電子の取り出しをスムーズにかつ高速に行うことができる。その結果、半導体受光装置を高速に動作させることができ、例えば、40GHz以上の高速動作時及び高光入射時の周波数応答特性を改善することが可能となる。

【 0 0 1 7 】

好ましくは、前記バッファ層の不純物濃度は、 $1 \times 10^{17} \text{ cm}^{-3}$ より低いものである。バッファ層の不純物濃度が低くなると、空乏領域が延びて受光素子の静電容量を小さくできるという利点がある反面、光吸収層とバッファ層との界面での障壁による電子のトラップの影響が無視できなくなる。このため、上記不純物濃度よりも低いバッファ層を用いる場合、光吸収層との間に半導体中間層を介在させることは、電子のトラップを抑制するうえで特に有効である。

【 0 0 1 8 】

好ましくは、前記半導体中間層は、複数の半導体層を含み、各半導体層の禁制帯幅が段階的に又は周期的に変化するものであっても良く、これらは、光吸収層とバッファ層間のバンド不連続を緩和するグレーデッド層（組成傾斜の半導体中間層）であっても良い。多層構造の半導体層を用いてバンド不連続を緩和することで、電子のトラップの抑制をより効果的に行うことができる。

【 0 0 1 9 】

好ましくは、前記半導体受光装置は、前記光吸収層と前記第二導電性の半導体層との間に禁制帯幅を段階的に変化させる第二導電性のグレーデッド層を含むも

のであっても良い。こうすることで、電子および正孔のそれぞれに対するバンド障壁を緩和し、それらキャリアのトラップを抑制しあるいはトラップ時間を短縮することができる。

【 0 0 2 0 】

好ましくは、これら第一導電性および第二導電性のグレーデッド層は、前記光吸収層よりも低い屈折率を有するようにしても良い。その場合、グレーデッド層はクラッド層として機能し、光吸収層がコアとして機能させることができる。これによって、光吸収層に入射された光をコア内に閉じ込めることができ、その一方において光吸収層から発生されたキャリアを光吸収層外へ移動させることができ、入射光量に応じたキャリアを効率よく発生させることができ、その結果、受光装置の応答速度を速くすることができる。

【 0 0 2 1 】

好ましくは、請求項 1 に記載の前記半導体受光装置は、前記半導体基板の裏面側に電極層を含み、該電極層に所定の電位を印加させてもよい。これは、第一導電性の電極を基板表面側から取るのではなく、基板裏面側から取る構造である。

【 0 0 2 2 】

好ましくは、請求項 2 に記載の前記半導体受光装置は、前記第一導電性の半導体層に電氣的に接続され第 1 の電位を印加する第 1 の電極部と、前記第二導電性の半導体層に電氣的に接続され第 2 の電位を印加する第 2 の電極部とを含む。これは、第一導電性の電極を基板表面側の半導体層から取る構造である。

【 0 0 2 3 】

好ましくは、前記光吸収層は InGaAs 層であり、前記バッファ層は $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ 層 ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) 層である。但し、これ以外の半導体材料を用いることも可能であり、他の III-V 族化合物半導体および混晶を用いても良い。例えば、 InAlAs 系や GaAs 系を用いることもできる。要するに、光吸収層の禁制帯幅が第一導電性の半導体層（あるいは第一導電性の半導体基板）の禁制帯幅よりも小さく、かつ格子定数の整合を取ることができる組み合わせであれば良い。

【 0 0 2 4 】

請求項 1 1 に係る半導体受光装置は、第一導電性の半導体基板と、前記半導体基板上に形成され、前記半導体基板の不純物濃度よりも低い不純物濃度を有する第一導電性のバッファ層と、前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、前記光吸収層上に形成される第二導電性の半導体層と、前記バッファ層と前記光吸収層との間に配され、前記バッファ層より不純物濃度が高い高濃度半導体中間層とを有する。

【 0 0 2 5 】

請求項 1 1 の半導体受光装置によれば、前記バッファ層と前記光吸収層との間に前記バッファ層より不純物濃度が高い高濃度半導体中間層を設けたので、電子はトンネル効果により高濃度半導体中間層を通り抜けることができる。つまり、電子は、バッファ層と光吸収層間のバンド障壁を通り抜けることができるため、半導体受光装置の高周波数応答特性及び高入力飽和特性を改善することができる。

【 0 0 2 6 】

請求項 1 2 に半導体受光装置によれば、半絶縁性の基板と、該基板上に形成される第一導電性の半導体層と、該半導体層上に形成され、第一導電性のバッファ層と、前記バッファ層上に形成され、入射された光に応じてキャリアを発生する光吸収層と、前記光吸収層上に形成される第二導電性の半導体層と、前記バッファ層と前記光吸収層との間に配され、前記バッファ層より不純物濃度が高い第一導電性の高濃度半導体中間層とを有するものである。

【 0 0 2 7 】

好ましくは、前記バッファ層の不純物濃度は $1 \times 10^{17} \text{ cm}^{-3}$ より低く、さらに高濃度半導体中間層は I n P である。その場合、I n P 層の不純物濃度は $1 \times 10^{17} \text{ cm}^{-3}$ 、膜厚は 1 0 0 n m 以下が望ましい。

【 0 0 2 8 】

半導体受光装置は、前記半導体基板と前記バッファ層との間に N 型の高不純物濃度のコンタクト層を含むものであっても良く、かかるコンタクト層から電子を取り出すことも可能である。あるいは、それとは別に半導体基板の裏面に金属層

を設け、ここから電子を取り出す構成であっても良い。

【 0 0 2 9 】

好ましくは半導体受光装置は、少なくとも前記光吸収層及び前記第二導電性の半導体層がメサ構造を有し、前記メサ構造によって露出された前記光吸収層の側面から光を入射されるものであっても良い。いわゆる端面入射型の受光装置である。あるいは、受光面を第二導電性の半導体層上に形成する表面型でも良いし、受光面を基板の裏面側に有するものであっても良い。さらに半導体受光装置は、前記光吸収層へ光を導くための半導体光導波路を基板若しくは半導体基板上に含むものであっても良い。

【 0 0 3 0 】

【発明の実施の形態】

次に本発明の実施の形態について図を参照して説明する。図1は本発明の第1の実施の形態に係るPIN型フォトダイオードの断面を示す図である。本実施の形態によるPIN型フォトダイオード10は、同図に示すように、例えばInPからなる半絶縁性の半導体基板11上に、 N^+ の不純物濃度を有するInPコンタクト層12、 N^- の低不純物濃度($1 \times 10^{16} \text{ cm}^{-3}$)を有するInPバッファ層13、N型のInGaAsP組成傾斜層(グレーデッド層)14、15、ノンドープのInGaAs光吸収層16、 P^- の不純物濃度を含むInGaAsP組成傾斜層(グレーデッド層)17、18、 P^+ の不純物濃度を有するInP層19、及び P^+ の不純物濃度を有するInGaAsPコンタクト層40が順次積層される。

【 0 0 3 1 】

コンタクト層12には、Au/Geの2層金属からなるN側電極21がオーミック接続され、コンタクト層20には、Au/Znの2層金属からなるP側電極22がオーミック接続される。動作時には、N側電極21に外部電源から正電位が供給され、P側電極22に接地電位が供給される。

【 0 0 3 2 】

InGaAsP組成傾斜層14、15は、バッファ層13と光吸収層16との間に配され、バッファ層13のバンドギャップ(禁制帯幅)と光吸収層のバンド

ギャップとの中間のバンドギャップを持つように選択された半導体中間層である。好ましくは、組成傾斜層 1 4 は波長 1. 3 μm に相当するバンドギャップを有し、組成傾斜層 1 5 は 1. 1 μm に相当するバンドギャップを有する。これらの組成傾斜層 1 4、1 5 を介在させることにより、バンドギャップの狭い光吸収層 1 6 からバンドギャップの大きいバッファ層 1 3 に至るまでのバンドギャップを段階的に傾斜させることができ、バッファ層 1 3 と光吸収層 1 6 界面のヘテロ障壁を緩和させることが可能となる。

【 0 0 3 3 】

P 側の組成傾斜層 1 7、1 8 は、上記と同様に光吸収層 1 6 と P 型半導体層 1 9 間のバンド不連続を緩和する。好ましくは、組成傾斜層 1 7 は波長 1. 1 μm に相当するバンドギャップを有し、組成傾斜層 1 8 は 1. 3 μm に相当するバンドギャップを有するように組成が選択される。

【 0 0 3 4 】

半導体基板 1 1 上にはメサ構造の受光部 2 3 が形成される。メサ構造 2 3 は、コンタクト層 2 0 からバッファ層 1 3 に至るまでの半導体層をエッチングすることによって形成され、同時にこのエッチングによりコンタクト層 1 2 の表面の一部が露出される。ここでは図示していないが、半導体基板上に光導波路を形成し、この導波路をメサ構造 2 3 に結合させてもよく、その場合、光導波路によってガイドされた光が光吸収層 1 6 の側面 1 6 a から入射される。

【 0 0 3 5 】

P I N 型フォトダイオードを動作させる時、N 側電極 2 1 と P 側電極 2 2 間にそれぞれ所定の電位が供給され、受光部には逆バイアスが印加される。光吸収層 1 6 の側面 1 6 a から入射されると、光吸収層 1 6 内に電子及び正孔のキャリアが発生し、これらのキャリアが光吸収層 1 6 の厚さ方向に移動する。このとき、光吸収層 1 6 とバッファ層 1 3 との間には組成傾斜層（グレーデッド層）1 4、1 5 が介在されているため、光吸収層 1 6 とバッファ層 1 3 間のヘテロ障壁が緩和され、そこでの電子トラップが解消あるいは抑制される。

【 0 0 3 6 】

光吸収層で発生された電子がドリフトされる様子を図 7 に示す。図 7 は、組成

傾斜層 1 4、1 5 およびその周辺の領域におけるコンダクションバンドの状態を示すものである。同図に示すように、組成傾斜層 1 4、1 5 が存在することにより光吸収層 1 6 とバッファ層 1 3 との間には、2 段階のステップが生じ、これによって、電子は光吸収層 1 6 とバッファ層 1 3 との大きなエネルギー差を直接に感じる事がなくなる。このため、電子がスムーズに N 側電極 2 1 から取り出すことができ、フォトダイオードの応答速度を速くし、周波数応答特性の低下を改善させることができる。

【 0 0 3 7 】

同様に光吸収層 1 6 と P 型半導体層 1 9 とのバンド不連続が組成傾斜層 1 7、1 8 によって緩和されるため、光吸収層 1 6 によって発生された正孔がヘテロ障壁においてトラップされるのを抑制され、P 側電極 2 2 から取り出される。

【 0 0 3 8 】

上記第 1 の実施の形態では、光吸収層 1 6 にノンドープの InGaAs 層を用いたが、これ以外にも P 型あるいは N 型の InGaAs 層を用いることも可能である。さらに、上記実施の形態では、2 層構造の組成傾斜層 1 4、1 5 を用いたが、層数は特に限定されるものではない。また、組成傾斜層 1 4、1 5 のバンドギャップは、光吸収層 1 6 とバッファ層 1 3 との中間のバンドギャップを選択すればよく、その範囲内において適宜変更が可能である。例えば、半導体中間層が複数の半導体層を含み、各半導体層の禁制帯幅が周期的に変化する構成とすることができる。

【 0 0 3 9 】

次に本発明の第 2 の実施の形態について説明する。図 2 は第 2 の実施の形態に係る PIN 型フォトダイオードの構成を示す断面図であり、第 1 の実施の形態と同一構成のものについては同一の参照番号を付してある。ここでは、バッファ層 1 3 と光吸収層 1 6 との間に、組成傾斜層を設ける代わりに高不純物濃度を有する半導体中間層 3 1 を形成している。

【 0 0 4 0 】

半導体中間層 3 1 は、 $2 \times 10^{18} \text{ cm}^{-3}$ の不純物濃度を有する $\text{N}^+ \text{InP}$ 層であり、その膜厚は好ましくは 100 nm 以下である。このような高不純物濃

度の薄膜半導体層 3 1 を介在させることで、光吸収層 1 6 からの電子はバッファ層 1 3 と光吸収層 1 6 界面のヘテロ障壁をトンネル効果により通り抜けることが可能となる。従って、電子は、光吸収層 1 6 とバッファ層 1 3 との間のバンド不連続による影響を実質的に受けることなく N 側電極 2 1 に到達し、そこから取り出すことができる。その結果、フォトダイオードの高周波応答特性および高入力飽和特性を改善することができる。

【 0 0 4 1 】

次に本発明の第 3 の実施の形態に係る P I N 型フォトダイオードについて説明する。図 3 は第 3 の実施の形態に係る P I N 型フォトダイオードの構成を示す断面図であり、第 1 の実施の形態と同一構成については同一参照番号を付してある。

本実施の形態のフォトダイオードは、光吸収層 1 6 の上部に $P^{+}InGaAsP$ クラッド層 4 1 を設け、かつ光吸収層 1 6 の下部に $N^{-}InGaAsP$ を積層したクラッド層 4 2 を設ける。クラッド層 4 1 は、波長 1. 3 μm 相当のバンドギャップを有し、クラッド層 4 2 は 1. 1 ~ 1. 3 μm まで連続して変化するバンドギャップを有する。

【 0 0 4 2 】

このような構造において、クラッド層 4 2 はそれ自身が低濃度の層（コンタクト層 1 2 よりも不純物濃度が低い）であるため、上述したバッファ層 1 3 の機能を兼ねることができる。このため、クラッド層 4 2 によって受光部の接合容量が低減され、かつクラッド層 4 2 が光吸収層 1 6 とバッファ層との間の中間的なバンドギャップを有するため、光吸収層 1 6 とバッファ層 1 3 間のバンド不連続を緩和し、ヘテロ障壁による電子トラップを抑制または解消することができる。

【 0 0 4 3 】

さらにクラッド層 4 1、4 2 は光吸収層 1 6 よりもバンドギャップが大きいこと、かつ不純物濃度が高いため、その反射率が光吸収層 1 6 の反射率よりも低くなる。このため、光吸収層 1 6 に入射された光がクラッド層 4 1、4 2 によって閉じ込められ、光吸収層 1 6 において入射光量に応じたキャリアを迅速に発生させることができる。その半面、光吸収層 1 6 によって発生されたキャリアはクラ

ッド層 4 1、4 2 によって閉じ込められることなく、光吸収層 1 6 の界面におけるヘテロ障壁を通り N 側電極 2 1 に迅速に到達される。

【 0 0 4 4 】

なお、上記実施の形態では、クラッド層 4 2 がバッファ層を兼用する例を示したが、これに限らずクラッド層 4 2 とコンタクト層 1 2 の間に他のバッファ層を設けても良い。

【 0 0 4 5 】

次に本発明の第 4 の実施の形態に係る P I N 型フォトダイオードについて説明する。図 4 は第 4 の実施の形態に係る P I N 型フォトダイオードの構成を示す断面図であり、第 1 の実施の形態と同一構成については同一参照番号を付してある。

【 0 0 4 6 】

本実施の形態では、第 3 の実施の形態で用いた P 側のクラッド層 4 1 を多層構造のクラッド層 5 1 に置き換えたものである。クラッド層 5 1 は、 $P^-InGaAsP$ を多層積層したものであり、波長 1.1 ~ 1.3 μm までバンドギャップが連続的に変化される。クラッド層 5 1 を多層構造にしそのバンドギャップの変化を連続的にすることでヘテロ障壁における正孔のトラップをより効果的に抑制することができ、フォトダイオードの高周波応答特性および高入力飽和特性を改善することができる。

【 0 0 4 7 】

以上本発明の好ましい実施の形態について詳述したが、本発明は係る特定の実施形態に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【 0 0 4 8 】

上記実施の形態では、半導体基板 1 1 上に N 側電極を形成したが、これに限らず半導体基板の裏面に電極を形成しても良い。図 1 に示す P I N 型フォトダイオードの N 側電極の取出しを変更し、例えば図 5 に示すように、N 型の低不純物濃度を有する半導体基板 6 1 の裏面に電極層 6 2 を形成し、これを N 側電極とすることも可能である。この場合、コンタクト層 1 2 は除去される。

【 0 0 4 9 】

さらに、上記実施の形態では、光吸収層 1 6 の側面 1 6 a から光を入射させる端面入射型の構造について説明したが、これに限らず、メサ構造 2 3 の表面を受光面にした表面入射型、あるいは基板の裏面に受光面を形成した裏面入射型の構造であっても良い。図 1 に示す P I N 型フォトダイオードを変更し、例えば図 6 に示すように、P 側電極 7 1 を環状あるいはリング状に形成し、その中央部から光を入射させるようにすることも可能である。あるいは、基板 7 2 の裏面をエッチング加工して凹部 7 3 を形成して受光面を形成し、ここから入射させることも可能である。

【 0 0 5 0 】

さらに上記実施の態様では、半導体材料として I n P 基板上に、I n P、I n G a A s を使用しているが、これらの材料に限定されるものではない。これ以外にも、他の I I I - V 族化合物半導体及び混晶、例えば I n A l A s や G a A s 等の材料を用いることも可能である。要するに、光吸収層のバンドギャップがバッファ層のバンドギャップよりも狭く、かつそれらの層と格子定数の整合を取ることが可能な材料であれば良い。

【 0 0 5 1 】

さらに上記実施の態様では、P I N 型フォトダイオードを例に用いたが、これ以外にもアバランシェフォトダイオードやフォトトランジスタ等の他の半導体受光素子にも適用可能である。

【 0 0 5 2 】

【発明の効果】

以上説明したように本発明によれば、半導体受光装置に含まれるバッファ層と光吸収層との間に、バッファ層の禁制帯幅と光吸収層の禁制帯幅との中間の禁制帯幅を有する N 型の半導体中間層を設けたことにより、光吸収層とバッファ層とのバンド不連続を緩和し、電子のトラップを解消あるいは抑制することができる。これによって半導体受光装置の高速動作が可能となり、例えば 4 0 G H z 以上の高速動作時および高光入射時の周波数応答特性を従来品よりも改善することができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態に係る P I N 型フォトダイオードの断面図である。

【図 2】 本発明の第 2 の実施の形態に係る P I N 型フォトダイオードの断面図である。

【図 3】 本発明の第 3 の実施の形態に係る P I N 型フォトダイオードの断面図である。

【図 4】 本発明の第 4 の実施の形態に係る P I N 型フォトダイオードの断面図である。

【図 5】 本発明の P I N 型フォトダイオードの変形例を示す断面図である。

【図 6】 本発明の P I N 型フォトダイオードの他の変形例を示す断面図である。

【図 7】 第 1 の実施の形態に係る P I N 型フォトダイオードの受光部に光により発生された電子のドリフトを説明するためのバンド図である。

【図 8】 従来の半導体受光装置の一構成例を示す斜視図である。

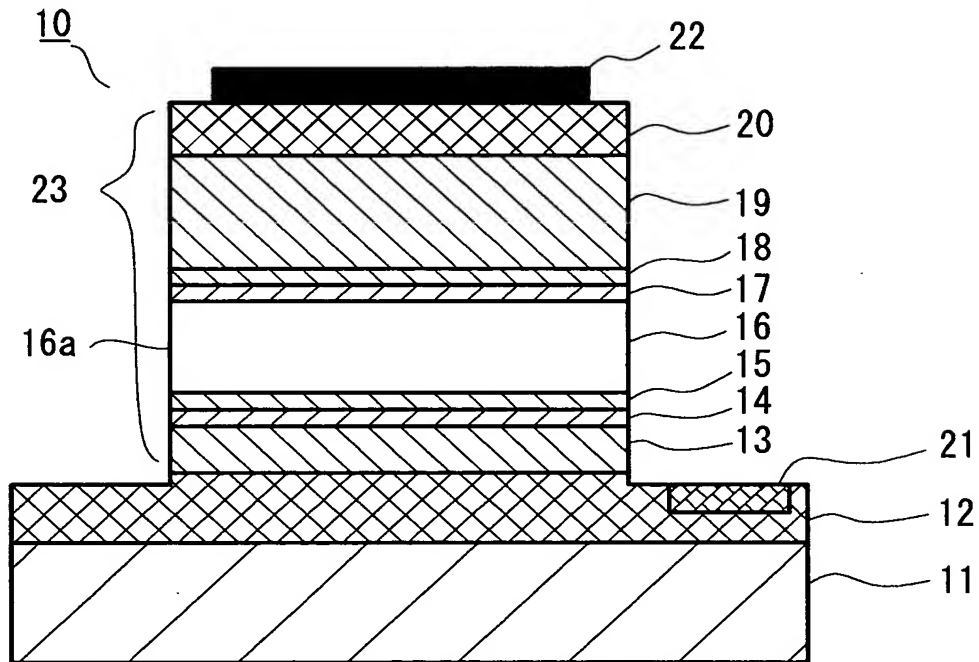
【図 9】 従来の P I N 型フォトダイオードの一構成例を示す断面図である。

【符号の説明】

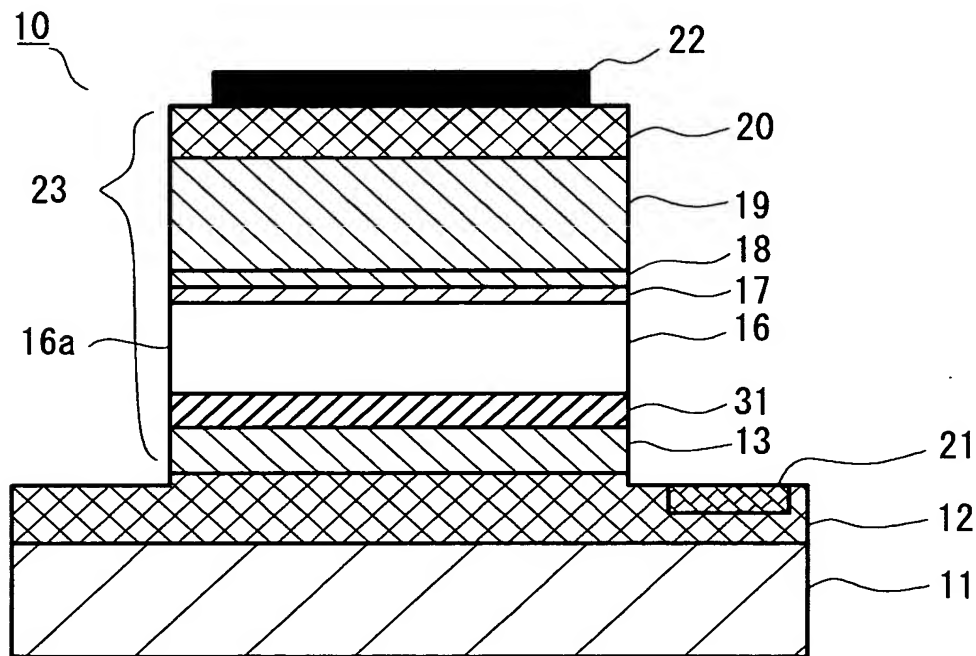
1 0 : P I N 型フォトダイオード、	1 1 : 半導体基板、
1 2、2 0 : コンタクト層、	1 3 : バッファ層、
1 4、1 5 : 組成傾斜層、	1 6 : 光吸収層、
1 7、1 8 : 組成傾斜層、	1 9 : I n P 層、
2 1 : N 側電極、	2 2 : P 側電極、
3 1 : 半導体中間層（高不純物濃度）	4 1、4 2、5 1 : クラッド層、

【書類名】 図面

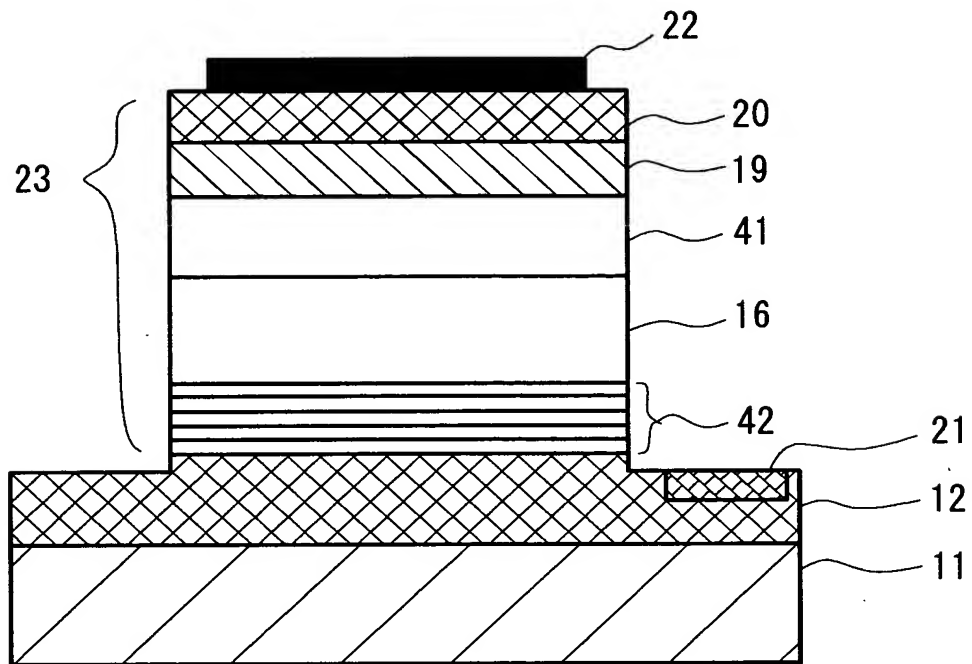
【図 1】



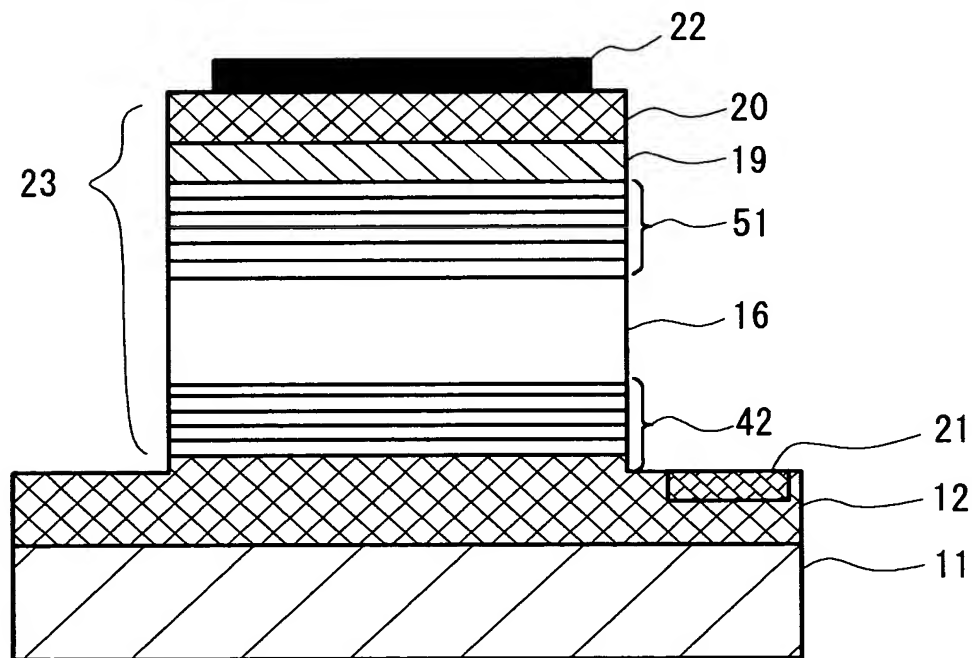
【図 2】



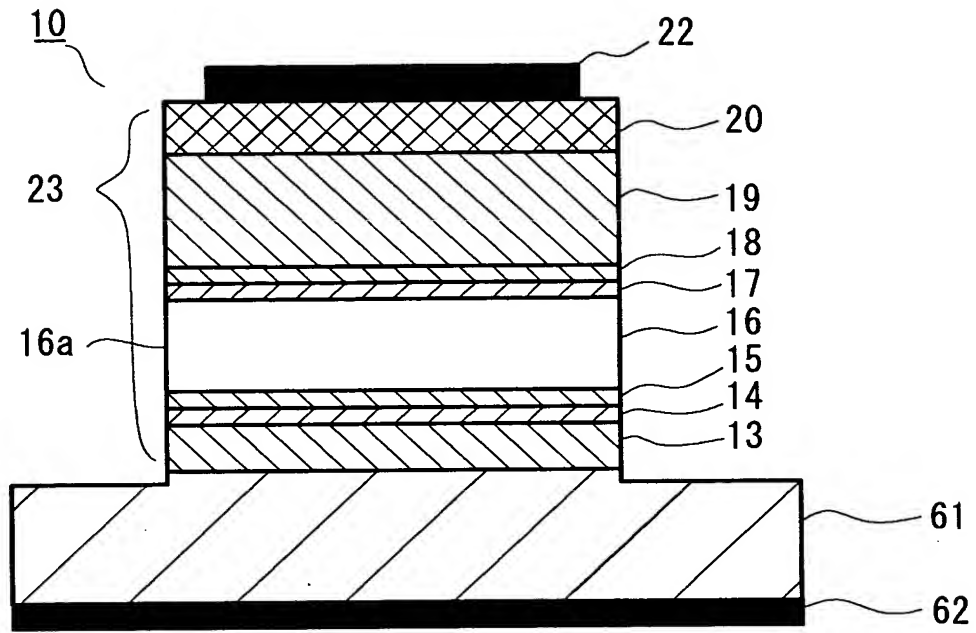
【図 3】



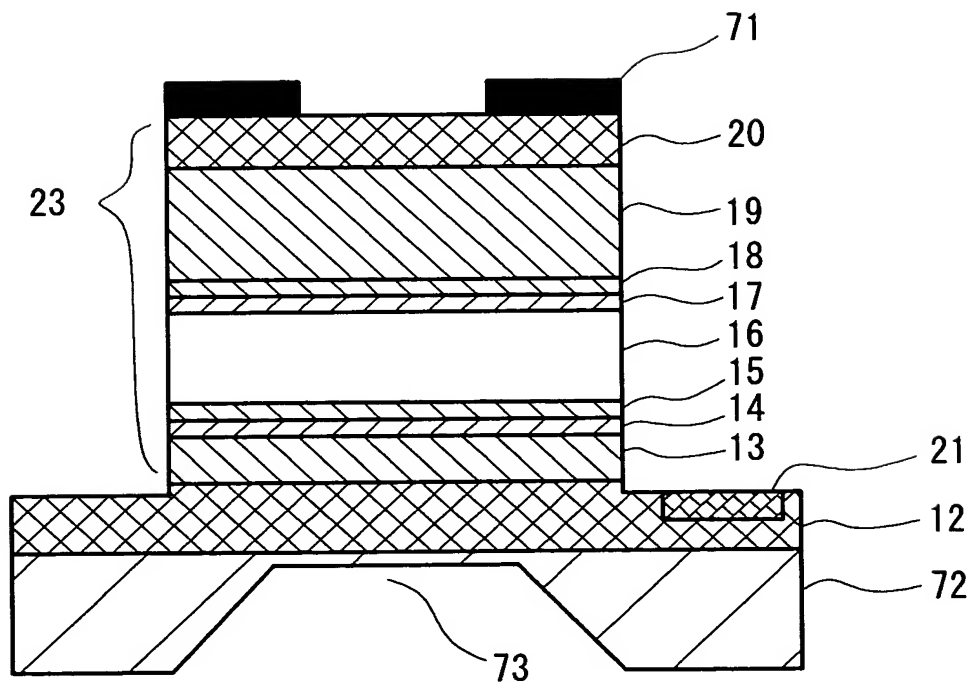
【図 4】



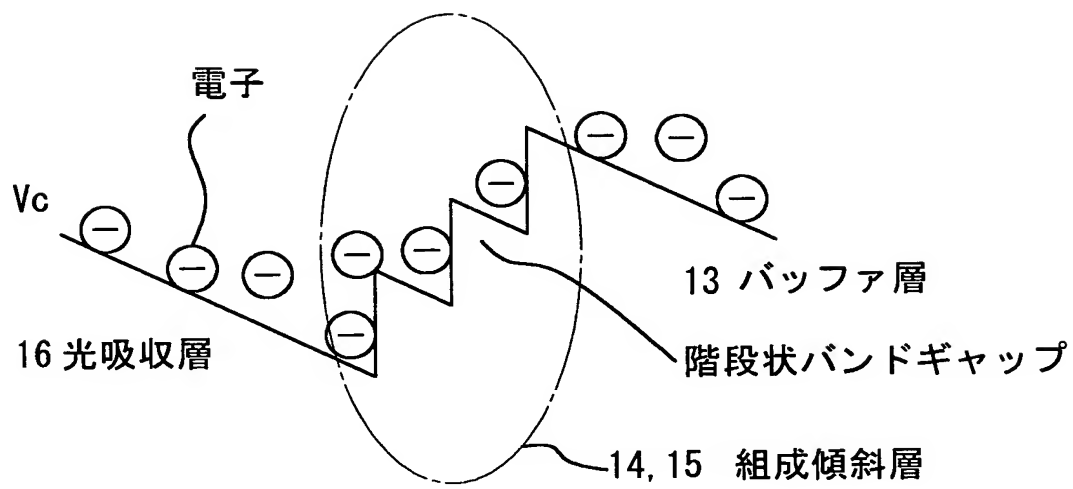
【図 5】



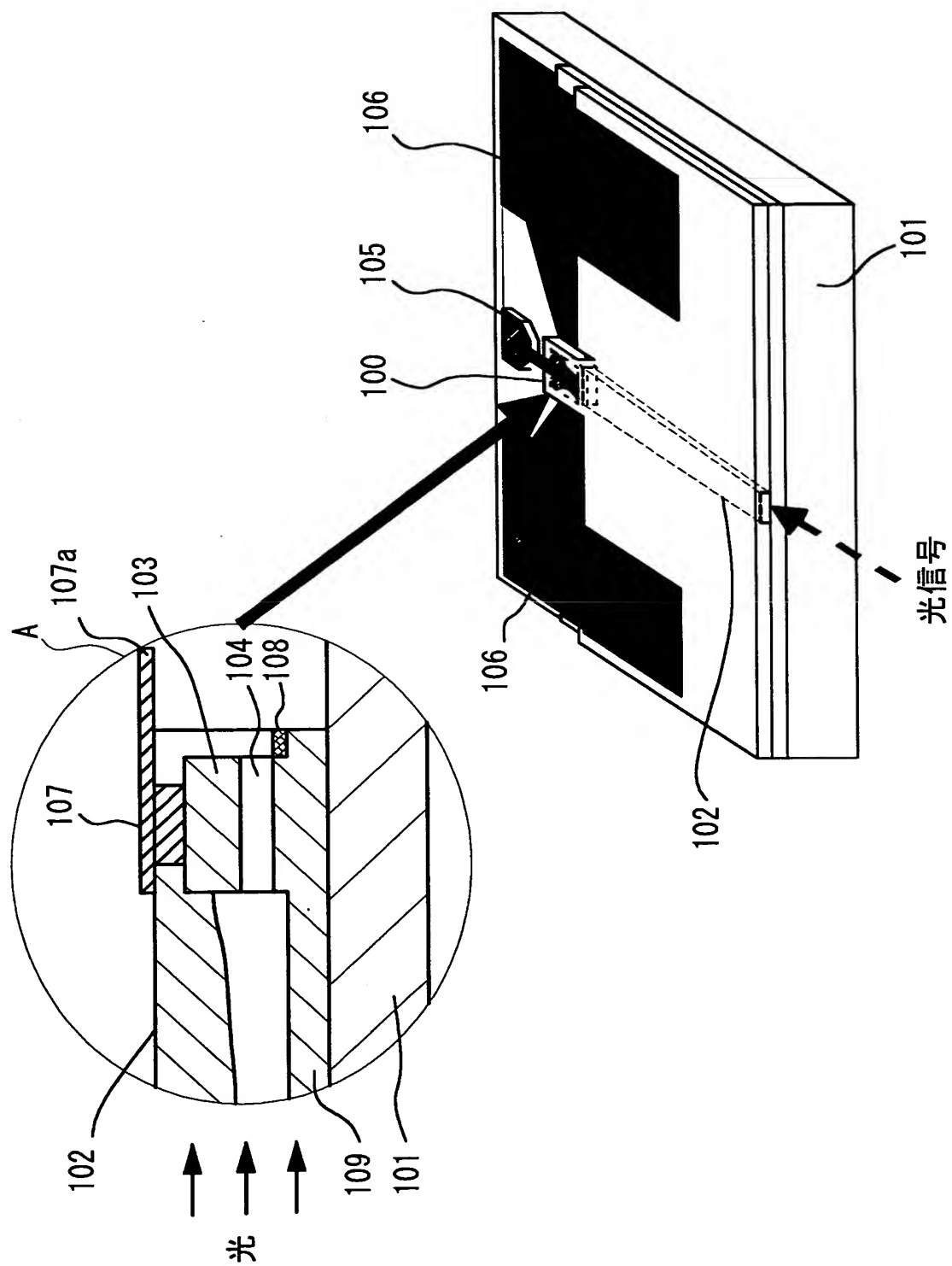
【図 6】



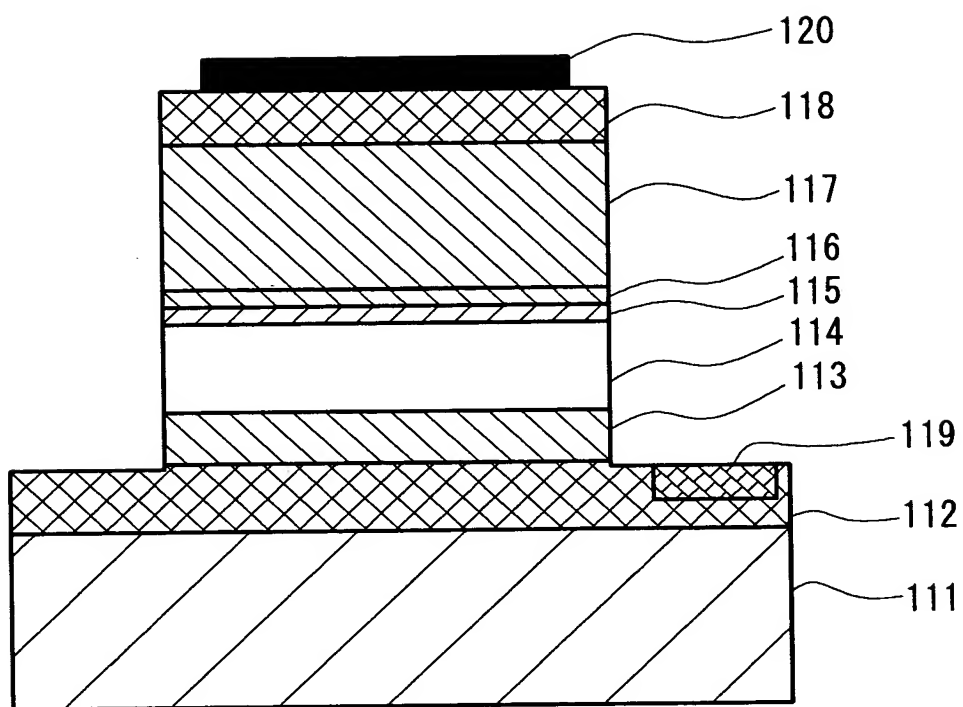
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【課題】 高速動作が可能な半導体受光装置を提供することを目的とする。

【解決手段】 P I N型フォトダイオード 1 0 は、半導体基板 1 1 と、半導体基板 1 1 上に形成される第一導電性のコンタクト層 1 2 と、コンタクト層 1 2 よりも不純物濃度が低い第一導電性のバッファ層 1 3 と、入射された光に応じてキャリアを発生する光吸収層 1 6 と、光吸収層 1 6 上に形成される第二導電性の I n P 層 1 9 と、バッファ層 1 3 と光吸収層 1 6 との間に配され、バッファ層 1 3 の禁制帯幅と光吸収層 1 6 の禁制帯幅との中間の禁制帯幅を有する半導体中間層（グレーデッド層） 1 4、1 5 とを有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 4 3 2 5]

1. 変更年月日 1 9 9 2 年 4 月 6 日

[変更理由] 名称変更

住 所 山梨県中巨摩郡昭和町大字紙漉阿原 1 0 0 0 番地

氏 名 富士通カンタムデバイス株式会社